Fecha aprobación: 16/09/2020



FACULTAD DE CIENCIAS DE LA ADMINISTRACIÓN ESCUELA INGENIERIA DE SISTEMAS Y TELEMATICA

1. Datos

Materia: ARQUITECTURA DE COMPUTADORAS

Código: FAD0204

Paralelo: A

Periodo: Septiembre-2020 a Febrero-2021

Profesor: BALAREZO RODRIGUEZ LUIS FERNANDO

Correo fbalarez@uazuay.edu.ec

electrónico:

Prerrequisitos:

Código: FAD0193 Materia: ELECTRÓNICA DIGITAL

Nivel:

Distribución de horas.

Docencia	Práctico	Autónomo: 0		Total horas
		Sistemas de tutorías	Autónomo	
4				4

2. Descripción y objetivos de la materia

La secuencia de contenido repasa los componentes digitales básicos, iniciando con los operadores booleanos y la aplicación en circuitos elementales y su posterior construcción de elementos más complejos, hasta terminar con el análisis de componentes y tecnologías aplicadas en soluciones actualmente disponibles en el mercado.

Adicionalmente, el contenido de esta materia se complementa con elementos de otras cátedras, como electrónica digital, electrónica analógica, conceptos de redes y materias de formación básica con la aplicación del álgebra booleana.

El curso de Arquitectura de Computadoras al analizar las diferentes tecnologías vigentes en la actualidad, otorgan al futuro profesional una visión de opciones de infraestructura y sus componentes para estructurar soluciones, partiendo del análisis y funcionamiento de los elementos electrónicos fundamentales, complementando la formación.

Los estudiantes tendrán la oportunidad de conocer mas de cerca, los componentes y soluciones tecnológicas a nivel de hardware y podrán complementar y aplicar conceptos y conocimientos teóricos adquiridos en cátedras álgebra booleana, sistemas operativos, electrónica digital, electrónica analógica, consolidando sus conocimientos y validando los métodos de procesamiento de información a nivel de bits y bytes y la integración a nivel de componentes hasta integrarse en soluciones completas.

3. Objetivos de Desarrollo Sostenible

4. Contenidos

1	Novel de Lógica Digital				
1.1	Compuertas y Algebra de Boole Funciones booleanes. (2 horas)				
1.2	Equivalencia en circuitos. (2 horas)				
1.3	Flip flops tipos. (2 horas)				
2	Componentes Digitales:				
2.1	Circuitos básicos (0 horas)				

2.2	Decodificadores. Codificadores (2 horas)			
2.3	Multiplexores. (2 horas)			
2.4	Registros. (2 horas)			
3	Representación de datos			
3.1	Transferencia è Microoperaciones. (2 horas)			
3.2	Numéricos, octales, hexadecimales. (1 horas)			
3.3	Alfanuméricos, Binarios, Complementos (1 horas)			
3.4	Lenguaje de transferencia (1 horas)			
3.5	Operaciones lógicas, Aritméticas, Desplazamiento. (1 horas)			
4	Organización Básica.			
4.1	Códigos, registros, Instrucciones. (2 horas)			
4.2	Ciclos. (2 horas)			
4.3	Direccionamiento. (2 horas)			
5	La CPU.			
5.1	Registros. (1 horas)			
5.2	Instrucciones por el Nro de Direcciones. (1 horas)			
5.3	Intrucciones por tipo de Operación. (1 horas)			
5.4	Instrucciones de Control. (1 horas)			
5.5	RISC CISC (2 horas)			
6	Arquitecturas Paralelas.			
6.1	Modelos de Arquitecturas Paralelas (6 horas)			
7	Arquitecturas de alto rendimiento.			
7.1	Clusters de alto rendimiento (3 horas)			
7.2	Clusters de alta disponibilidad. (3 horas)			
8	Soluciones de almacenamiento.			
8.1	Raid. (2 horas)			
8.2	Soluciones a almacenamiento paralelo. (2 horas)			
8.3	SAN y NAS (4 horas)			
9	Virtualización			
9.1	Modelos (2 horas)			
9.2	Hypervisor (2 horas)			
9.3	Rendimiento (4 horas)			
10	Ambientes de Equipos.			
10.1	Infraestructura de Centros de Datos (4 horas)			
10.2	Normas Tier para diseño y construcción (2 horas)			

5. Sistema de Evaluación

Resultado de aprendizaje de la carrera relacionados con la materia

Resultado de aprendizaje de la materia

Evidencias

ax. Conoce los fundamentos del diseño de una arquitectura de hardware que involucre procesamiento y almacenamiento de información.

-Determinar modelos de procesamiento, en base a casos	-Trabajos prácticos -
	productos
-Determinar resultados de operaciones aritméticas y lógicas, aplicado en	-Trabajos prácticos -
modelos de circuitos y modelos de representación de datos.	productos
-Diseñar circuitos básicos aplicando los conceptos de circuitos lineales.	-Trabajos prácticos -
	productos
-Diseñar circuitos secuenciales, con resultados sostenibles en el tiempo.	-Trabajos prácticos -
	productos

ay. Valora e implementa soluciones para la instalación, gestión y monitoreo de centros de procesamiento de datos.

-Diseñarán alternativas y evaluarán opciones de implementación para	-Trabajos prácticos -
diferentes requerimientos.	productos
-En los modelos de procesamiento, almacenamiento y requisitos de	-Trabajos prácticos -
telecomunicaciones, evaluarán alternativas de implementación de casos	productos

Evidencias

reales.

Desglose de evaluación

Evidencia	Descripción	Contenidos sílabo a evaluar	Aporte	Calificación	Semana
Trabajos prácticos - productos	Trabajos de consulta y diseño de circuitos	Componentes Digitales:, Novel de Lógica Digital, Representación de datos	APORTE DESEMPEÑO	3	Semana: 4 (12/10/20 al 17/10/20)
Trabajos prácticos - productos	Resumen escrito, trabajo sobre cap 4,5,6	Arquitecturas Paralelas., La CPU., Organización Básica.	APORTE DESEMPEÑO	3	Semana: 8 (09/11/20 al 14/11/20)
Trabajos prácticos - productos	Informe: Investigación sobre arquitecturas reales en el mercado	Ambientes de Equipos., Soluciones de almacenamiento., Virtualización	APORTE DESEMPEÑO	4	Semana: 13 (14/12/20 al 19/12/20)
Trabajos prácticos - productos	Trabajo Final, temas a definir con los alumnos	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	EXAMEN FINAL ASINCRÓNIC O	10	Semana: 19-20 (25-01- 2021 al 30-01-2021)
Trabajos prácticos - productos	Sustentacion Examen final	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	EXAMEN FINAL SINCRÓNICO	10	Semana: 19-20 (25-01- 2021 al 30-01-2021)
Trabajos prácticos - productos	Trabajo Final, temas a definir con los alumnos	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	SUPLETORIO ASINCRÓNIC O	10	Semana: 19-20 (25-01- 2021 al 30-01-2021)
Trabajos prácticos - productos	Sustentacion Examen final	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	SUPLETORIO SINCRÓNICO	10	Semana: 19-20 (25-01- 2021 al 30-01-2021)

Metodología

Las clases serán de tipo magistral, con, con resolución de problemas, apoyados con la plataformas digitales, para que apoyen el aprendizaje. Se enviará material con anterioridad a la clase, a fin de que los temas en los que los estudiantes hayan tenido dificultades, sean resueltos y discutidos en la siguiente clase.

Se dará énfasis al trabajos de consulta individuial, con resúmenes a ser presentados a lo largo del ciclo.

Criterios de Evaluación

Trabajos se recibirán en las fechas indicadas, con el avance de la materia efectuada y versará sobre los temas tratados en clase, el profesor acostumbra entregar material de apoyo y complementario a los estudiantes y referencias bibliográficas y sitios en internet. Los trabajos (Informes), versarán sobre temas aplicados a sistemas operativos reales en las versiones vigentes, de manera que los aspectos conceptuales sean analizados con casos reales. Los informes serán entregados por escrito y serán efectuados de manera individual.

6. Referencias

Bibliografía base

Libros

Autor	Editorial	Título	Año	ISBN
ANDREW S. TANEMBAUM	Prentice Hall	ORGANIZACIÓN DE COMPUTADORAS: UN ENFOQUE ES- TRUCTURADO	2000	978-0-13-854489-8
m.morris mano	Prentice Hall	ARQUITECTURA DE COMPUTADORAS	2001	NO INDICA
WILLIAM STALLINGS	Prentice Hall	ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES	2004	NO INDICA
Javier Aguilar Parra, Jaime Suárez	Editorial Académica Española	Organización y Arquitectura de Computadoras: Un Enfoque Evolutivo: Conceptos de organización y arquitectura de	2018	6202153105

Autor	Editorial	Título	Año	ISBN
		computadoras basadas en el paradigma tecnológico de Vo Neumann	n	
Marta Beltran Prado, Antonio Guzman Sacristan	Pearson	Diseno y Evaluacion de Arquitectura de Computadora	2013 s	8483226502
Web				
Autor	Título	Url		
Miguel Sosa Flores	E-Brary	http://site.ebrary.com/lib/uasuaysp/ docDetail.action?docID=10135780&p00=sistemas%20operativos		
Francisco Ibarra Mayorga	E-Brary	http://site.ebrary.com/lib/uasuaysp/ docDetail.action?docID=10316229&p00=arquitectura%20computad		
Software				
Bibliografía de apoya	0			
Web				
Software				
Doc	cente		Dire	ector/Junta
Fecha aprobación:	16/09/2020			
Estado:	Aprobado			