



## FACULTAD DE CIENCIAS DE LA ADMINISTRACIÓN ESCUELA INGENIERIA DE SISTEMAS Y TELEMATICA

### 1. Datos

**Materia:** ARQUITECTURA DE COMPUTADORAS  
**Código:** FAD0204  
**Paralelo:** A  
**Periodo :** Septiembre-2019 a Febrero-2020  
**Profesor:** BALAREZO RODRIGUEZ LUIS FERNANDO  
**Correo electrónico:** fbalarez@uazuay.edu.ec  
**Prerrequisitos:**

Código: FAD0193 Materia: ELECTRÓNICA DIGITAL

**Nivel:** 7

**Distribución de horas.**

Docencia	Práctico	Autónomo: 0		Total horas	Créditos
		Sistemas de tutorías	Autónomo		
4				4	4

### 2. Descripción y objetivos de la materia

El curso de Arquitectura de Computadoras al analizar las diferentes tecnologías vigentes en la actualidad, otorgan al futuro profesional una visión de opciones de infraestructura y sus componentes para estructurar soluciones, partiendo del análisis y funcionamiento de los elementos electrónicos fundamentales, complementando la formación.

La secuencia de contenido repasa los componentes digitales básicos, iniciando con los operadores booleanos y la aplicación en circuitos elementales y su posterior construcción de elementos más complejos, hasta terminar con el análisis de componentes y tecnologías aplicadas en soluciones actualmente disponibles en el mercado. Adicionalmente, el contenido de esta materia se complementa con elementos de otras cátedras, como electrónica digital, electrónica analógica, conceptos de redes y materias de formación básica con la aplicación del álgebra booleana.

Los estudiantes tendrán la oportunidad de conocer mas de cerca, los componentes y soluciones tecnológicas a nivel de hardware y podrán complementar y aplicar conceptos y conocimientos teóricos adquiridos en cátedras álgebra booleana, sistemas operativos, electrónica digital, electrónica analógica, consolidando sus conocimientos y validando los métodos de procesamiento de información a nivel de bits y bytes y la integración a nivel de componentes hasta integrarse en soluciones completas.

### 3. Contenidos

<b>1</b>	<b>Novel de Lógica Digital</b>
1.1	Compuertas y Algebra de Boole Funciones booleanes. (2 horas)
1.2	Equivalencia en circuitos. (2 horas)
1.3	Flip flops tipos. (2 horas)
<b>2</b>	<b>Componentes Digitales:</b>
2.1	Circuitos básicos (0 horas)
2.2	Decodificadores. Codificadores (2 horas)
2.3	Multiplexores. (2 horas)
2.4	Registros. (2 horas)
<b>3</b>	<b>Representación de datos</b>
3.1	Transferencia a Microoperaciones. (2 horas)

3.2	Numéricos, octales, hexadecimales. (1 horas)
3.3	Alfanuméricos, Binarios, Complementos (1 horas)
3.4	Lenguaje de transferencia (1 horas)
3.5	Operaciones lógicas, Aritméticas, Desplazamiento. (1 horas)
<b>4</b>	<b>Organización Básica.</b>
4.1	Códigos, registros, Instrucciones. (2 horas)
4.2	Ciclos. (2 horas)
4.3	Direccionamiento. (2 horas)
<b>5</b>	<b>La CPU.</b>
5.1	Registros. (1 horas)
5.2	Instrucciones por el Nro de Direcciones. (1 horas)
5.3	Intrucciones por tipo de Operación. (1 horas)
5.4	Instrucciones de Control. (1 horas)
5.5	RISC.- CISC (2 horas)
<b>6</b>	<b>Arquitecturas Paralelas.</b>
6.1	Modelos de Arquitecturas Paralelas (6 horas)
<b>7</b>	<b>Arquitecturas de alto rendimiento.</b>
7.1	Clusters de alto rendimiento (3 horas)
7.2	Clusters de alta disponibilidad. (3 horas)
<b>8</b>	<b>Soluciones de almacenamiento.</b>
8.1	Raid. (2 horas)
8.2	Soluciones a almacenamiento paralelo. (2 horas)
8.3	SAN y NAS (4 horas)
<b>9</b>	<b>Virtualización</b>
9.1	Modelos (2 horas)
9.2	Hypervisor (2 horas)
9.3	Rendimiento (4 horas)
<b>10</b>	<b>Ambientes de Equipos.</b>
10.1	Infraestructura de Centros de Datos (4 horas)
10.2	Normas Tier para diseño y construcción (2 horas)

#### 4. Sistema de Evaluación

Resultado de aprendizaje de la carrera relacionados con la materia

Resultado de aprendizaje de la materia

Evidencias

**ax. Conoce los fundamentos del diseño de una arquitectura de hardware que involucre procesamiento y almacenamiento de información.**

-Determinar modelos de procesamiento, en base a casos	-Evaluación escrita -Informes
-Determinar resultados de operaciones aritméticas y lógicas, aplicado en modelos de circuitos y modelos de representación de datos.	-Evaluación escrita -Informes
-Diseñar circuitos básicos aplicando los conceptos de circuitos lineales.	-Evaluación escrita -Informes
-Diseñar circuitos secuenciales, con resultados sostenibles en el tiempo.	-Evaluación escrita -Informes

**ay. Valora e implementa soluciones para la instalación, gestión y monitoreo de centros de procesamiento de datos.**

-Diseñarán alternativas y evaluarán opciones de implementación para diferentes requerimientos.	-Evaluación escrita -Informes
-En los modelos de procesamiento, almacenamiento y requisitos de telecomunicaciones, evaluarán alternativas de implementación de casos reales.	-Evaluación escrita -Informes

Desglose de evaluación

Evidencia	Descripción	Contenidos sílabo a evaluar	Aporte	Calificación	Semana
Informes	Trabajos y problemas	Componentes Digitales.; Novel de Lógica Digital, Representación de datos	APORTE	5	Semana: 4 (30/09/19 al 05/10/19)
Evaluación escrita	Prueba escrita	Componentes Digitales.; Novel de Lógica Digital, Representación de datos	APORTE	5	Semana: 5 (07/10/19 al 10/10/19)
Informes	Trabajos de diseños de circuitos lógicos	Arquitecturas Paralelas., La CPU., Organización Básica.	APORTE	5	Semana: 9 (05/11/19 al 09/11/19)
Evaluación escrita	aporte	Arquitecturas Paralelas., La CPU., Organización Básica.	APORTE	5	Semana: 10 (11/11/19 al 13/11/19)
Informes	Trabajos sobre modelos de arquitecturas de CPUs, almacenamiento, cloud	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	APORTE	5	Semana: 13 (02/12/19 al 07/12/19)
Evaluación escrita	Prueba 3	Ambientes de Equipos., Arquitecturas de alto rendimiento., Soluciones de almacenamiento., Virtualización	APORTE	5	Semana: 15 (16/12/19 al 21/12/19)
Evaluación escrita	Prueba final sobre todos los tópicos tratados en el curso	Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales.; La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización	EXAMEN	20	Semana: 19 (13/01/20 al 18/01/20)
Evaluación escrita	Supletorio sobre todos los tópicos del curso	Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales.; La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización	SUPLETORIO	20	Semana: 21 ( al )

## Metodología

Las clases serán de tipo magistral, con, con resolución de problemas en los capítulos 1 y 2.

Para los capítulos posteriores, se contará con el apoyo de material de proyección.

Se dará énfasis al trabajos de consulta individual, con resúmenes a ser presentados a lo largo del ciclo (6 en total)

## Criterios de Evaluación

Los exámenes se recibirán en las fechas indicadas, con el avance de la materia efectuada y versará sobre los temas tratados en clase, el profesor publicará material y enlaces de apoyo para consultas.

Las pruebas serán individuales y se usarán preguntas de razonamiento, resolución de problemas, y preguntas de conocimientos.

Los trabajos (Informes), versarán sobre temas aplicados casos reales, de manera que los aspectos conceptuales sean contrastados con tecnologías vigentes. Los informes serán enviados de manera digital.

## 5. Referencias

### Bibliografía base

#### Libros

Autor	Editorial	Título	Año	ISBN
ANDREW S. TANEMBAUM	Prentice Hall	ORGANIZACIÓN DE COMPUTADORAS: UN ENFOQUE ESTRUCTURADO	2000	978-0-13-854489-8
M.MORRIS MANO	Prentice Hall	ARQUITECTURA DE COMPUTADORAS	2001	NO INDICA
WILLIAM STALLINGS	Prentice Hall	ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES	2004	NO INDICA
Javier Aguilar Parra, Jaime Suárez	Editorial Académica Española	Organización y Arquitectura de Computadoras: Un Enfoque	2018	6202153105

Autor	Editorial	Título	Año	ISBN
		Evolutivo: Conceptos de organización y arquitectura de computadoras basadas en el paradigma tecnológico de Von Neumann		
Marta Beltran Prado, Antonio Guzman Sacristan	Pearson	Diseño y Evaluación de Arquitectura de Computadoras	2013	8483226502

#### Web

Autor	Título	Url
Miguel Sosa Flores	E-Brary	<a href="http://site.ebrary.com/lib/uasuaysp/docDetail.action?docID=10135780&amp;p00=sistemas%20operativos">http://site.ebrary.com/lib/uasuaysp/docDetail.action?docID=10135780&amp;p00=sistemas%20operativos</a>
Francisco Ibarra Mayorga	E-Brary	<a href="http://site.ebrary.com/lib/uasuaysp/docDetail.action?docID=10316229&amp;p00=arquitectura%20computad">http://site.ebrary.com/lib/uasuaysp/docDetail.action?docID=10316229&amp;p00=arquitectura%20computad</a>

#### Software

#### Bibliografía de apoyo

##### Libros

##### Web

##### Software

\_\_\_\_\_  
Docente

\_\_\_\_\_  
Director/Junta

Fecha aprobación: **16/09/2019**

Estado: **Aprobado**