



FACULTAD DE CIENCIAS DE LA ADMINISTRACIÓN  
ESCUELA INGENIERIA DE SISTEMAS Y TELEMATICA

### 1. Datos generales

**Materia:** ARQUITECTURA DE COMPUTADORAS

**Código:** FAD0204

**Paralelo:**

**Periodo :** Septiembre-2017 a Febrero-2018

**Profesor:** BALAREZO RODRIGUEZ LUIS FERNANDO

**Correo electrónico** fbalarez@uazuay.edu.ec

| Docencia | Práctico | Autónomo: 0          |          | Total horas |
|----------|----------|----------------------|----------|-------------|
|          |          | Sistemas de tutorías | Autónomo |             |
| 4        |          |                      |          | 4           |

### Prerrequisitos:

Código: FAD0193 Materia: ELECTRÓNICA DIGITAL

### 2. Descripción y objetivos de la materia

El curso de Arquitectura de Computadoras al analizar las diferentes tecnologías vigentes en la actualidad, otorgan al futuro profesional una visión de opciones de infraestructura y sus componentes para estructurar soluciones, partiendo del análisis y funcionamiento de los elementos electrónicos fundamentales, complementando la formación.

La secuencia de contenido repasa los componentes digitales básicos, iniciando con los operadores booleanos y la aplicación en circuitos elementales y su posterior construcción de elementos más complejos, hasta terminar con el análisis de componentes y tecnologías aplicadas en soluciones actualmente disponibles en el mercado. Adicionalmente, el contenido de esta materia se complementa con elementos de otras cátedras, como electrónica digital, electrónica analógica, conceptos de redes y materias de formación básica con la aplicación del álgebra booleana.

Los estudiantes tendrán la oportunidad de conocer más de cerca, los componentes y soluciones tecnológicas a nivel de hardware y podrán complementar y aplicar conceptos y conocimientos teóricos adquiridos en cátedras de álgebra booleana, sistemas operativos, electrónica digital, electrónica analógica, consolidando sus conocimientos y validando los métodos de procesamiento de información a nivel de bits y bytes y la integración a nivel de componentes hasta integrarse en soluciones completas.

### 3. Contenidos

|          |  |
|----------|--|
| <b>1</b> | <b>Novel de Lógica Digital</b>                               |
| 1.1      | Compuertas y Algebra de Boole Funciones booleanes. (2 horas) |
| 1.2      | Equivalencia en circuitos. (2 horas)                         |
| 1.3      | Flip flops tipos. (2 horas)                                  |
| <b>2</b> | <b>Componentes Digitales:</b>                                |
| 2.1      | Circuitos básicos (0 horas)                                  |
| 2.2      | Decodificadores. Codificadores (2 horas)                     |
| 2.3      | Multiplexores. (2 horas)                                     |
| 2.4      | Registros. (2 horas)   |
| <b>3</b> | <b>Representación de datos</b>                               |
| 3.1      | Transferencia y Microoperaciones. (2 horas)                  |
| 3.2      | Numéricos, octales, hexadecimales. (1 horas)                 |
| 3.3      | Alfanuméricos, Binarios, Complementos (1 horas)              |
| 3.4      | Lenguaje de transferencia (1 horas)                          |
| 3.5      | Operaciones lógicas, Aritméticas, Desplazamiento. (1 horas)  |
| <b>4</b> | <b>Organización Básica.</b>                                  |
| 4.1      | Códigos, registros, Instrucciones. (2 horas)                 |
| 4.2      | Ciclos. (2 horas)  |
| 4.3      | Direccionamiento. (2 horas)                                  |

|           |  |
|-----------|--|
| <b>5</b>  | <b>La CPU.</b>                                     |
| 5.1       | Registros. (1 horas)                               |
| 5.2       | Instrucciones por el Nro de Direcciones. (1 horas) |
| 5.3       | Instrucciones por tipo de Operación. (1 horas)     |
| 5.4       | Instrucciones de Control. (1 horas)                |
| 5.5       | RISC.- CISC (2 horas)                              |
| <b>6</b>  | <b>Arquitecturas Paralelas.</b>                    |
| 6.1       | Modelos de Arquitecturas Paralelas (6 horas)       |
| <b>7</b>  | <b>Arquitecturas de alto rendimiento.</b>          |
| 7.1       | Clusters de alto rendimiento (3 horas)             |
| 7.2       | Clusters de alta disponibilidad. (3 horas)         |
| <b>8</b>  | <b>Soluciones de almacenamiento.</b>               |
| 8.1       | Raid. (2 horas)                                    |
| 8.2       | Soluciones a almacenamiento paralelo. (2 horas)    |
| 8.3       | SAN y NAS (4 horas)                                |
| <b>9</b>  | <b>Virtualización</b>                              |
| 9.1       | Modelos (2 horas)                                  |
| 9.2       | Hypervisor (2 horas)                               |
| 9.3       | Rendimiento (4 horas)                              |
| <b>10</b> | <b>Ambientes de Equipos.</b>                       |
| 10.1      | Infraestructura de Centros de Datos (4 horas)      |
| 10.2      | Normas Tier para diseño y construcción (2 horas)   |

#### 4. Sistema de Evaluación

Resultado de aprendizaje de la carrera relacionados con la materia

| Resultado de aprendizaje de la materia   | Evidencias                       |
|--|----------------------------------|
| <b>ax. Conoce los fundamentos del diseño de una arquitectura de hardware que involucre procesamiento y almacenamiento de información.</b>      |                                  |
| -Determinar modelos de procesamiento, en base a casos  | -Evaluación escrita<br>-Informes |
| -Determinar resultados de operaciones aritméticas y lógicas, aplicado en <u>modelos de circuitos y modelos de representación de datos.</u>     | -Evaluación escrita<br>-Informes |
| -Diseñar circuitos básicos aplicando los conceptos de circuitos lineales.  | -Evaluación escrita<br>-Informes |
| -Diseñar circuitos secuenciales, con resultados sostenibles en el tiempo.  | -Evaluación escrita<br>-Informes |
| <b>ay. Valora e implementa soluciones para la instalación, gestión y monitoreo de centros de procesamiento de datos.</b>                       |                                  |
| -Diseñarán alternativas y evaluarán opciones de implementación para <u>diferentes requerimientos.</u>  | -Evaluación escrita<br>-Informes |
| -En los modelos de procesamiento, almacenamiento y requisitos de telecomunicaciones, evaluarán alternativas de implementación de casos reales. | -Evaluación escrita<br>-Informes |

#### Desglose de evaluación

| Evidencia          | Descripción                       | Contenidos sílabo a evaluar  | Aporte   | Calificación | Semana                            |
|--------------------|-----------------------------------|--|----------|--------------|-----------------------------------|
| Informes           | Aplicación circuitos secuenciales | Componentes Digitales:   | APORTE 1 | 5            | Semana: 4 (16/10/17 al 21/10/17)  |
| Evaluación escrita | Prueba capítulos i,2,3            | Componentes Digitales:, Novel de Lógica Digital, Representación de datos | APORTE 1 | 5            | Semana: 5 (23/10/17 al 28/10/17)  |
| Informes           | Informe, estructura básica cpu    | Organización Básica.   | APORTE 2 | 5            | Semana: 10 (27/11/17 al 02/12/17) |
| Evaluación escrita | Prueba capítulos 4,5,6            | Arquitecturas Paralelas., La CPU., Organización Básica.                  | APORTE 2 | 5            | Semana: 10 (27/11/17 al 02/12/17) |
| Informes           | Modelos de Virtualización         | Virtualización   | APORTE 3 | 5            | Semana: 14 ( a l )                |
| Evaluación escrita | Prueba capítulos 9,10             | Ambientes de Equipos., Virtualización                                    | APORTE 3 | 5            | Semana: 15 (02/01/18 al 06/01/18) |

| Evidencia          | Descripción           | Contenidos sílabo a evaluar   | Aporte     | Calificación | Semana                                   |
|--------------------|-----------------------|---|------------|--------------|--|
| Evaluación escrita | Examen global materia | Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales.; La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización | EXAMEN     | 20           | Semana: 17-18 (14-01-2018 al 27-01-2018) |
| Evaluación escrita | Prueba global materia | Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales.; La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización | SUPLETORIO | 20           | Semana: 19-20 (28-01-2018 al 03-02-2018) |

### Metodología

Las clases serán de tipo magistral, con, con resolución de problemas en los capítulos 1 y 2.

Para los capítulos posteriores, se contará con el apoyo de material de proyección.

Se dará énfasis al trabajos de consulta individual, con resúmenes a ser presentados a lo largo del ciclo (6 en total)

### Criterios de Evaluación

Los exámenes se recibirán en las fechas indicadas, con el avance de la materia efectuada y versará sobre los temas tratados en clase, el profesor acostumbra entregar material de apoyo y complementario a los estudiantes y referencias bibliográficas y sitios en internet.

Las pruebas serán individuales y se usarán preguntas de razonamiento, resolución de problemas, y preguntas de conocimientos.

Los trabajos (Informes), versarán sobre temas aplicados a sistemas operativos reales en las versiones vigentes, de manera que los aspectos conceptuales sean analizados con casos reales. Los informes serán entregados por escrito y serán efectuados de manera individual.

## 5. Referencias

### Bibliografía base

#### Libros

| Autor               | Editorial     | Título  | Año  | ISBN              |
|---------------------|---------------|---|------|-------------------|
| ANDREW S. TANEMBAUM | Prentice Hall | ORGANIZACIÓN DE COMPUTADORAS: UN ENFOQUE ESTRUCTURADO | 2000 | 978-0-13-854489-8 |
| M.MORRIS MANO       | Prentice Hall | ARQUITECTURA DE COMPUTADORAS                          | 2001 | NO INDICA         |
| WILLIAM STALLINGS   | Prentice Hall | ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES           | 2004 | NO INDICA         |

#### Web

| Autor                    | Título  | URL   |
|--------------------------|---------|---|
| Miguel Sosa Flores       | E-Brary | <a href="http://site.ebrary.com/lib/uasuaysp/docDetail.action?">http://site.ebrary.com/lib/uasuaysp/docDetail.action?</a> |
| Francisco Ibarra Mayorga | E-Brary | <a href="http://site.ebrary.com/lib/uasuaysp/docDetail.action?">http://site.ebrary.com/lib/uasuaysp/docDetail.action?</a> |

#### Software

### Bibliografía de apoyo

#### Libros

#### Web

#### Software

---

Docente

---

Director/Junta

Fecha aprobación: **13/09/2017**

Estado: **Aprobado**