



FACULTAD DE CIENCIAS DE LA ADMINISTRACIÓN
ESCUELA INGENIERIA DE SISTEMAS Y TELEMATICA

1. Datos generales

Materia: ARQUITECTURA DE COMPUTADORAS

Código: FAD0204

Paralelo:

Periodo : Marzo-2017 a Julio-2017

Profesor: BALAREZO RODRIGUEZ LUIS FERNANDO

Correo electrónico fbalarez@uazuay.edu.ec

| Docencia | Práctico | Autónomo: 0 | | Total horas |
|----------|----------|----------------------|----------|-------------|
| | | Sistemas de tutorías | Autónomo | |
| 4 | | | | 4 |

Prerrequisitos:

Código: FAD0193 Materia: ELECTRÓNICA DIGITAL

2. Descripción y objetivos de la materia

El curso de Arquitectura de Computadoras al analizar las diferentes tecnologías vigentes en la actualidad, otorgan al futuro profesional una visión de opciones de infraestructura y sus componentes para estructurar soluciones, partiendo del análisis y funcionamiento de los elementos electrónicos fundamentales, complementando la formación.

La secuencia de contenido repasa los componentes digitales básicos, iniciando con los operadores booleanos y la aplicación en circuitos elementales y su posterior construcción de elementos más complejos, hasta terminar con el análisis de componentes y tecnologías aplicadas en soluciones actualmente disponibles en el mercado. Adicionalmente, el contenido de esta materia se complementa con elementos de otras cátedras, como electrónica digital, electrónica analógica, conceptos de redes y materias de formación básica con la aplicación del álgebra booleana.

Los estudiantes tendrán la oportunidad de conocer mas de cerca, los componentes y soluciones tecnológicas a nivel de hardware y podrán complementar y aplicar conceptos y conocimientos teóricos adquiridos en cátedras álgebra booleana, sistemas operativos, electrónica digital, electrónica analógica, consolidando sus conocimientos y validando los métodos de procesamiento de información a nivel de bits y bytes y la integración a nivel de componentes hasta integrarse en soluciones completas.

3. Contenidos

| | |
|----------|--|
| 1 | Novel de Lógica Digital |
| 1.1 | Compuertas y Algebra de Boole Funciones booleanes. (2 horas) |
| 1.2 | Equivalencia en circuitos. (2 horas) |
| 1.3 | Flip flops tipos. (2 horas) |
| 2 | Componentes Digitales: |
| 2.1 | Circuitos básicos (0 horas) |
| 2.2 | Decodificadores. Codificadores (2 horas) |
| 2.3 | Multiplexores. (2 horas) |
| 2.4 | Registros. (2 horas) |
| 3 | Representación de datos |
| 3.1 | Transferencia y Microoperaciones. (2 horas) |
| 3.2 | Numéricos, octales, hexadecimales. (1 horas) |
| 3.3 | Alfanuméricos, Binarios, Complementos (1 horas) |
| 3.4 | Lenguaje de transferencia (1 horas) |
| 3.5 | Operaciones lógicas, Aritméticas, Desplazamiento. (1 horas) |
| 4 | Organización Básica. |
| 4.1 | Códigos, registros, Instrucciones. (2 horas) |
| 4.2 | Ciclos. (2 horas) |
| 4.3 | Direccionamiento. (2 horas) |

| | |
|-----------|--|
| 5 | La CPU. |
| 5.1 | Registros. (1 horas) |
| 5.2 | Instrucciones por el Nro de Direcciones. (1 horas) |
| 5.3 | Instrucciones por tipo de Operación. (1 horas) |
| 5.4 | Instrucciones de Control. (1 horas) |
| 5.5 | RISC.- CISC (2 horas) |
| 6 | Arquitecturas Paralelas. |
| 6.1 | Modelos de Arquitecturas Paralelas (6 horas) |
| 7 | Arquitecturas de alto rendimiento. |
| 7.1 | Clusters de alto rendimiento (3 horas) |
| 7.2 | Clusters de alta disponibilidad. (3 horas) |
| 8 | Soluciones de almacenamiento. |
| 8.1 | Raid. (2 horas) |
| 8.2 | Soluciones a almacenamiento paralelo. (2 horas) |
| 8.3 | SAN y NAS (4 horas) |
| 9 | Virtualización |
| 9.1 | Modelos (2 horas) |
| 9.2 | Hypervisor (2 horas) |
| 9.3 | Rendimiento (4 horas) |
| 10 | Ambientes de Equipos. |
| 10.1 | Infraestructura de Centros de Datos (4 horas) |
| 10.2 | Normas Tier para diseño y construcción (2 horas) |

4. Sistema de Evaluación

Resultado de aprendizaje de la carrera relacionados con la materia

| Resultado de aprendizaje de la materia | Evidencias |
|--|----------------------------------|
| ax. Conoce los fundamentos del diseño de una arquitectura de hardware que involucre procesamiento y almacenamiento de información. | |
| -Determinar modelos de procesamiento, en base a casos | -Evaluación escrita -Informes |
| -Determinar resultados de operaciones aritméticas y lógicas, aplicado en <u>modelos de circuitos y modelos de representación de datos.</u> | -Evaluación escrita -Informes |
| -Diseñar circuitos básicos aplicando los conceptos de circuitos lineales. | -Evaluación escrita -Informes |
| -Diseñar circuitos secuenciales, con resultados sostenibles en el tiempo. | -Evaluación escrita -Informes |
| ay. Valora e implementa soluciones para la instalación, gestión y monitoreo de centros de procesamiento de datos. | |
| -Diseñarán alternativas y evaluarán opciones de implementación para <u>diferentes requerimientos.</u> | -Evaluación escrita -Informes |
| -En los modelos de procesamiento, almacenamiento y requisitos de telecomunicaciones, evaluarán alternativas de implementación de casos reales. | -Evaluación escrita -Informes |

Desglose de evaluación

| Evidencia | Descripción | Contenidos sílabo a evaluar | Aporte | Calificación | Semana |
|--------------------|---|--|----------|--------------|-----------------------------------|
| Informes | Informe sobre usos y casos de lógica digital y circuitos secuenciales | Componentes Digitales:, Novel de Lógica Digital, Representación de datos | APORTE 1 | 5 | Semana: 3 (03/04/17 al 08/04/17) |
| Evaluación escrita | Revisión Teoría y problemas | Componentes Digitales:, Novel de Lógica Digital, Representación de datos | APORTE 1 | 5 | Semana: 5 (17/04/17 al 22/04/17) |
| Informes | Resumen escrito sobre Arquitecturas paralelas | Arquitecturas Paralelas. | APORTE 2 | 5 | Semana: 9 (15/05/17 al 17/05/17) |
| Evaluación escrita | Revisión teoría y resolución problemas | Arquitecturas Paralelas., La CPU., Organización Básica. | APORTE 2 | 5 | Semana: 10 (22/05/17 al 27/05/17) |
| Informes | Trabajos sobre virtualización y Storage | Soluciones de almacenamiento., Virtualización | APORTE 3 | 5 | Semana: 14 (19/06/17 al 24/06/17) |
| Evaluación escrita | Conceptos y análisis de casos | Ambientes de Equipos., Arquitecturas de alto | APORTE 3 | 5 | Semana: 15 (26/06/17 al 01/07/17) |

| Evidencia | Descripción | Contenidos sílabo a evaluar | Aporte | Calificación | Semana |
|--------------------|-----------------------------------|---|------------|--------------|--|
| | | rendimiento., Soluciones de almacenamiento., Virtualización | | | |
| Evaluación escrita | Sorteo de 4 temas a desarrollar | Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales:, La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización | EXAMEN | 20 | Semana: 17-18 (09-07-2017 al 22-07-2017) |
| Evaluación escrita | Sorteo de 4 temas para desarrollo | Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales:, La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización | SUPLETORIO | 20 | Semana: 19-20 (23-07-2017 al 29-07-2017) |

Metodología

Las clases serán de tipo magistral, con resolución de problemas en los capítulos 1 y 2. Para los capítulos posteriores, se contará con el apoyo de material de proyección. Se dará énfasis al trabajos de consulta individual, con 2 resúmenes a ser presentados a lo largo del ciclo

Criterios de Evaluación

Los exámenes se recibirán en las semanas planteadas, versará sobre los temas tratados en clase, el profesor acostumbra entregar material de apoyo y complementario a los estudiantes y referencias bibliográficas y sitios en internet. Las pruebas serán individuales y se usarán preguntas de razonamiento, resolución de problemas, y preguntas de conocimientos. Los Informes escritos, versarán sobre la representación de datos y transferencia de registros, arquitecturas paralelas y virtualización , como parte de las 3 calificaciones.

5. Referencias

Bibliografía base

Libros

| Autor | Editorial | Título | Año | ISBN |
|---------------------|---------------|---|------|-------------------|
| ANDREW S. TANEMBAUM | Prentice Hall | ORGANIZACIÓN DE COMPUTADORAS: UN ENFOQUE ESTRUCTURADO | 2000 | 978-0-13-854489-8 |
| M.MORRIS MANO | Prentice Hall | ARQUITECTURA DE COMPUTADORAS | 2001 | NO INDICA |
| WILLIAM STALLINGS | Prentice Hall | ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES | 2004 | NO INDICA |

Web

| Autor | Título | URL |
|--------------------------|---------|---|
| Miguel Sosa Flores | E-Brary | http://site.ebrary.com/lib/uasuausp/docDetail.action? |
| Francisco Ibarra Mayorga | E-Brary | http://site.ebrary.com/lib/uasuausp/docDetail.action? |

Software

Bibliografía de apoyo

Libros

Web

Software

Docente

Director/Junta

Fecha aprobación: **17/03/2017**

Estado: **Aprobado**